

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER, L.L.P.

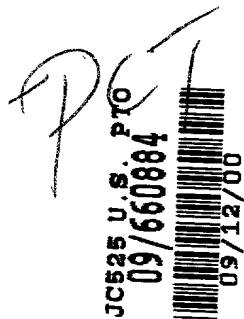
1300 I STREET, N. W.  
WASHINGTON, DC 20005-3315

202 • 408 • 4000  
FACSIMILE 202 • 408 • 4400

WRITER'S DIRECT DIAL NUMBER:

(202) 408-4020

September 12, 2000



TOKYO  
011•813•3431•6943  
BRUSSELS  
011•322•646•0353

ATTORNEY DOCKET NO.: 08038.0038

**Box Patent Application**  
**Assistant Commissioner for Patents**  
**Washington, D.C. 20231**

New U.S. Patent Application

Title: SEMICONDUCTOR DEVICE

being a **Continuation** of PCT International Application No. PCT/JP99/02363,  
filed May 6, 1999.

Inventor: Takashi AKAHORI

Sir:

We enclose the following papers for filing in the United States Patent and Trademark Office under 35 U.S.C. 111(a) as a **Continuation** application of PCT International Application No. PCT/JP99/02363, filed May 6, 1999, which claimed priority of Japanese Patent Application No. 1998-140584, filed May 7, 1998.

The application, which is not in the English language is enclosed, for filing in the United States Patent and Trademark Office in connection with the above-referenced application in accordance with 37 C.F.R. §1.52(d) and §608.01 of the MPEP, Filing of Non-English Language Applications:

1. A check for \$730.00 representing a \$690.00 filing fee and \$40.00 for recording the Assignment.
2. Non-English Application - 20 pages, including 1 independent claim and 9 claims total.
3. Drawings - 15 sheets of drawings containing 27 figures.



4. Declaration and Power of Attorney.
5. Recordation Form Cover Sheet and Assignment to TOKYO ELECTRON LIMITED.
6. Information Disclosure Statement and Information Disclosure Citation, PTO 1449 with cited documents attached.

Applicant claims the right to priority based on Japanese Patent Application No. 1998-140584, filed May 7, 1998.


An English translation of the non-English language papers will be filed in the U.S. Patent and Trademark Office within the required time period.

Please accord this application a serial number and filing date and record and return the Assignment to the undersigned.

The Commissioner is hereby authorized to charge any additional filing fees due and any other fees due under 37 C.F.R. § 1.16 or § 1.17 during the pendency of this application to our Deposit Account No. 06-0916.

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,  
GARRETT & DUNNER, L.L.P.

By:   
David W. Hill  
Reg. No. 28,220

ERNEST F. CHAPMAN  
Reg. No. 25,961

DWH/FPD/rgm  
Enclosures

## 明 細 書

## 半導体装置

## 技 術 分 野

本発明は、配線層を銅により形成した多層配線構造を有する半導体装置における、層間絶縁膜の改良に関する。

## 背 景 技 術

半導体装置の高集積化を図るために、パターンの微細化、回路の多層化といった工夫が進められており、そのうちの一つとして配線を多層化する技術がある。多層配線構造をとるためには、 $n$ 層目の配線層と $(n+1)$ 番目の配線層の間を導電層で接続すると共に、導電層以外の領域は層間絶縁膜と呼ばれる薄膜が形成される。

この際、一般的に層間絶縁膜としては $\text{SiO}_2$ 膜が用いられ、配線層としてはアルミニウム ( $\text{Al}$ ) 層が用いられている。ところが $\text{Al}$ の配線層を用いると、パターンの微細化に伴って抵抗が増大するため、電源線の電位降下やクロック信号の遅延のばらつきを招き、誤動作を生じさせてしまうという問題がある。また、配線に流れる電流密度が増加するため、エレクトロ・マイグレーションによって断線が起こり、信頼性が悪くなるという問題もある。

このため $\text{Al}$ よりも低抵抗であり、エレクトロ・マイグレーションに強い銅 ( $\text{Cu}$ ) を配線材料として用いることが検討されている。この場合 $\text{Cu}$ はエッチングが困難であるため、例えば化学的機械研磨 (CMP) 法を利用したプロセス、つまり絶縁膜上に形成されたホールや溝に $\text{Cu}$ を堆積し、次いでCMPを行って絶縁膜の表面を平坦することによりパターン配線が形成されている。

しかしながら、 $\text{Cu}$ はシリコン ( $\text{Si}$ ) 及び $\text{SiO}_2$ 膜中に拡散しやすい。このため、絶縁膜として $\text{SiO}_2$ 膜、配線材料として $\text{Cu}$ を用いる場合には、 $\text{Cu}$ の絶縁膜中への拡散により、半導体装置の接合リークやゲート酸化膜の絶縁破壊、MOSしきい値電圧の変動などを招き、半導体装置の性能に悪影響を与えること

となる。

このためCuを配線層に使用する場合には、半導体装置内へのCu拡散を防ぐために例えば図17に示すように、絶縁膜11とCu配線層12との間に例えば200オングストローム程度の厚さのバリア膜13を形成することが検討されている。このバリア膜の材料としては、Ta, W, TiW, TiSi<sub>2</sub>, TiN, Ta<sub>2</sub>N, W<sub>2</sub>N, Ni<sub>0.6</sub>Nb<sub>0.4</sub>、アモルファスTa-Si-N等を用いることが考えられているが、バリア膜13を形成する場合には製造工程が複雑化してしまうという問題や、バリア膜13の材料にはいずれも一長一短があり、その選定が困難であるという問題がある。

一方バリア膜を形成する代わりに、Cuが拡散しにくい材料を用いて絶縁膜を形成することも検討されている。ここで一般に層間絶縁膜としては、SiO<sub>2</sub>膜の他、SiOF膜や、ポリイミド膜、PSI (Polyimide Siloxane) 膜、PAE (Polyaryleneethers) 膜、HSQ (Hydrogen Silsesquioxanes (H<sub>8</sub>Si<sub>8</sub>O<sub>12</sub>)) 膜、BCB (Benzocyclobutene) 膜などが用いられている。

これらの絶縁膜のうち、BCB高分子よりなるBCB膜にはCuが拡散しないと言われているが、SiO<sub>2</sub>膜、SiOF膜、ポリイミド膜、PSI膜にはCuが拡散することが確認されている。なおPAE膜、HSQ膜へのCuの拡散の有無については確認されていない。

ところで近年、半導体装置の動作についてより一層の高速化を図るために、層間絶縁膜の比誘電率を低くすることが要求されている。すなわち、上記BCB膜の比誘電率は2.7程度であり、これよりも比誘電率が小さく、かつCuが拡散しない材質を絶縁膜して用いることが望まれる。

## 発明の開示

本発明はこのような事情の下になされたものであり、その目的は、上記BCB膜よりも比誘電率の小さい絶縁膜を形成することによって、配線層材料であるCuの絶縁膜への拡散を抑えることのできる半導体装置を提供することにある。

この目的のため本発明の半導体装置は、基板と、この基板上に形成されたフッ素添加カーボン膜からなる絶縁膜と、この絶縁膜の上に形成された銅からなる配

線層とを備えたことを特徴とする。

このような半導体装置によれば、絶縁膜をフッ素添加カーボン膜により形成することで、配線層材料である銅の絶縁膜への拡散を抑えることができると共に、絶縁膜の比誘電率をBCB膜よりも小さくすることができる。

ここで上記配線層が上記絶縁膜から剥離するのを防止するために絶縁膜と配線層との間に密着層を形成するようにしてもよい。その場合、密着層は、例えばチタン層等の金属層と、炭素および前記金属を含む化合物の層とにより構成することができる。

このような半導体装置では、上記絶縁膜は非晶質であることが望ましい。また銅の拡散防止性をより高める観点からは、上記絶縁膜は、膜密度が $1.50\text{ g/cm}^3$ であることが望ましく、膜中に含まれる酸素の濃度が3原子%以下であることが望ましく、膜中に含まれるホウ素の濃度が $10^{-3}$ 原子%以上1原子%以下であることが望ましい。さらに、上記絶縁膜の硬度や耐熱性を向上させる観点からは、窒素添加も有効であるが、上記絶縁膜は、膜中に含まれる窒素の濃度が3原子%以下であることが望ましい。

#### 図面の簡単な説明

図1 aは、本発明の半導体装置の一例の構造の一部を示す正面側の断面図、

図1 bは、当該半導体装置の側面側の断面図、

図2は、本発明の半導体装置を製造する場合の具体的な工程を説明するための工程図、

図3は、本発明の半導体装置を製造する場合の具体的な工程を説明するための工程図、

図4は、本発明の半導体装置の製造方法の概要を説明するための工程図、

図5は、CF膜の成膜処理を行うためのECRプラズマ装置を示す断面図、

図6は、 $\text{H}_2$ のプラズマ照射処理を行うための平行平板型プラズマ処理装置を示す断面図、

図7は、Ti層の成膜処理を行うためのスパッタ装置を示す断面図、

図8 aは、半導体装置のSIMS分析を行うためのサンプル（実施例1）の構

造を示す模式的断面図、

図8 bは、上記実施例1についての成膜後のSIMS分析結果を示すグラフ、

図8 cは、上記実施例1についてのアニール処理後のSIMS分析結果を示すグラフ、

図9 aは、半導体装置のSIMS分析を行うためのサンプル（比較例1）の構造を示す模式的断面図、

図9 bは、上記比較例1についての成膜後のSIMS分析結果を示すグラフ、

図9 cは、上記比較例1についてのアニール処理後のSIMS分析結果を示すグラフ、

図10は、半導体装置の電気的特性を調べるための実験方法を説明するための説明図、

図11 aは、CF膜の膜密度とバイアス電力との関係を示すグラフ、

図11 bは、CF膜の膜密度とMTTFとの関係を示す図表、

図12 aは、プロセス中に添加したO<sub>2</sub>量とCF膜中のO<sub>2</sub>量との関係を示すグラフ、

図12 bは、プロセス中に添加したO<sub>2</sub>量とMTTFとの関係を示す図表、

図13 aは、プロセス中に添加したN<sub>2</sub>量とCF膜中のN<sub>2</sub>量との関係を示すグラフ、

図13 bは、プロセス中に添加したN<sub>2</sub>量とMTTFとの関係を示す図表、

図14 aは、プロセス中に添加したBF<sub>3</sub>量とCF膜中のB量との関係を示す図表、

図14 bは、プロセス中に添加したBF<sub>3</sub>量とMTTFとの関係を示す図表、

図15 aは、半導体装置（実施例3）のSIMS分析の結果を示すグラフ、

図15 bは、半導体装置（実施例4）のSIMS分析の結果を示すグラフ、

図16は、本発明の半導体装置の他の例の構造の一部を示す断面図、

図17は、従来の半導体装置の一部を示す断面図である。

発明を実施するための最良の形態

本発明の半導体装置は、絶縁膜としてフッ素添加カーボン膜（以下「CF膜」

という)を用い、配線層をCuにより形成することを特徴とするものである。このような半導体装置の具体的構造について図1 a及び図1 bを参照して説明する。これらの図は半導体装置の一例の一部を示すものであり、図1 aは当該半導体装置の正面側の断面図、図1 bは当該半導体装置の側面側の断面図を夫々示している。

図1 a及び図1 b中、21～24は、例えば7000オングストローム程度の厚さのCF膜からなる層間絶縁膜である。また、25、26は、例えば7000オングストローム程度の厚さのCu層からなる配線層である。また、27、28は、Cu配線層25、26の間を接続するための、W層からなる接続線である。この例では、CF膜21～24とCu配線層25、26およびW層27、28との間や、W層27、28とCu配線層25、26との間に、例えば200オングストローム程度の厚さの密着層29が形成されている。図1 a及び図1 b中、この密着層29は、便宜上1本の太線により表されている。

続いて、このような半導体装置の製造方法の一例について、図2～図4を参照して説明する。先ず図2の(a)段階に示すように、Siウエハ等の半導体基板31の表面に例えば7000オングストロームの厚さのCF膜32aを形成する。このCF膜32aは例えば後述するECR(電子サイクロトロン共鳴)を利用したECRプラズマ装置(図5参照)において、例えばプラズマガスとしてAr(アルゴン)ガス、成膜ガスとしてC<sub>4</sub>F<sub>8</sub>ガス及びC<sub>2</sub>H<sub>4</sub>ガスを用い、当該成膜ガスをプラズマ化することにより形成される。

続いてCF膜32aにWの配線を形成するための処理を行うが、この処理では先ず図2の(b)段階に示すように、CF膜32a表面のWの配線を形成しようとする部分にWを埋め込むためのホール33aを形成する。このホール33aはCF膜32aの表面に所定のパターンを形成し、図示しないエッチング装置においてエッチング処理を行うことにより形成される。

この後、図2の(c)段階に示すように、CF膜32aの表面にH<sub>2</sub>のプラズマを照射する。つまり、例えば後述するプラズマ処理装置(図6参照)において、ArガスとH<sub>2</sub>ガスを導入してH<sub>2</sub>ガスをプラズマ化し、当該H<sub>2</sub>のプラズマを例えば5秒程度照射する。ここでArガスを導入するのはH<sub>2</sub>のプラズマを生成し

やすくすると共に、当該プラズマの安定化を図るためである。このようにH<sub>2</sub>のプラズマを照射すると、図4に示すように、CF膜32a表層部のフッ素(F)がHと反応しHFとなってCF膜32aから飛散していく。このため当該表層部ではFが低減するが、炭素(C)は残存するのでCの濃度が高い状態となる。

こうしてH<sub>2</sub>のプラズマを照射した後、図2の(d)段階に示すように、CF膜32aの表面全体に例えば200オングストロームの厚さのTi(チタン)層34aを形成する。つまり、例えば後述するスパッタ装置(図7参照)において、例えば装置内を300℃以上に加熱した状態でArガスを導入してターゲットのTiをスパッタすることで、ホール33aの内壁面も含めてCF膜32aの表面全体にTi層34aを形成する。

このように基板31を加熱しながら当該CF膜32aの表面にTi層34aを形成すると、図4に示すように、CF膜32aとTi層34aとの界面では、CF膜32aの表層部のCとTiが反応して、例えば50オングストロームの厚さのTiC(TiとCとを含む化合物)層34bが形成される。この実施の形態ではTi層34aとTiC層34bとにより密着層34が構成されている。

ここでTiC層34bを形成するためにはターゲットのTiとCF膜表面との両方を加熱することが必要であるので、上述の例ではスパッタ装置の内部を300℃以上に加熱した状態でTi層34aを成膜している。但し、この方法の代わりにTi層34aを例えば300℃程度の温度で成膜してから、当該Ti層34aが形成された基板31に対して400℃以上の温度でアニール処理を行うようにしてもよい。

次いで、図2の(e)段階に示すように、密着層34の表面にW層36を形成して、ホール33aにWを埋め込む処理を行う。その後、図示しないCMP装置においてCMP処理(研磨処理)を行ない、図2の(f)段階に示すように、CF膜32aの表面の不要なTi層34a、つまりホール33aの内壁面以外のTi層34aを研磨して除去する。こうしてCF膜32aに形成されたホール33aにTi層34aを介してWを埋め込み、W層36よりなる接続線を形成する。

続いて、このようにWの接続線が形成されたCF膜32aの表面にCu配線層を形成するための処理を行う。この処理では、先ず図3の(a)段階に示すよう



に、Wの接続線が形成されたCF膜32aの表面に、図2の(a)段階と同様の方法で厚さ7000オングストロームのCF膜32bを形成する。次に、図3の(b)段階に示すように、Cuの配線を形成しようとするCF膜32bの表面に、図2の(b)段階と同様の方法で溝33bを形成する。次いで、この表面にH<sub>2</sub>のプラズマを照射する。この処理は、例えば図2の(c)段階に示す工程と同様に行われ、H<sub>2</sub>のプラズマが例えば5秒程度照射される。

続いて図3の(c)段階に示すように、CF膜32bの表面全体に、Ti層と上記TiC層とからなる密着層37を形成する。この処理は、例えば図2の(d)段階に示す工程と同様に行われ、例えば200オングストロームの厚さの密着層37が形成される。次いで、図3の(d)段階に示すように、Ti層37の表面に例えば7000オングストローム程度の厚さのCu層(Cu配線層)38を形成する。その後、更に図3の(e)段階のように図示しないCMP装置で研磨する。こうして、多層配線構造の半導体装置が製造される。

続いて、ECRプラズマ処理が行われるECRプラズマ装置、H<sub>2</sub>プラズマの照射が行われるプラズマ処理装置、およびTi層の形成が行われるスパッタ装置について、図5～図7を用いて夫々簡単に説明する。

先ず、図5に示すECRプラズマ装置は、プラズマ室4Aと成膜室4Bとからなる真空容器4を備えている。この真空容器4の内部には、高周波電源部41から導波管42及び透過窓43を介して例えば2.45GHzの高周波(マイクロ波)Mが供給されるようになっている。また、プラズマ室4Aの周囲と成膜室4Bの上下部側に夫々設けられた主電磁コイル44aと補助電磁コイル44bとにより、プラズマ室4Aから成膜室4Bに向かう磁場Bが形成される。この磁場BのECRポイントP付近における磁場の強さは、例えば875ガウスである。そして、磁場Bとマイクロ波Mとの相互作用により、前記ECRポイントPにて電子サイクロトロン共鳴が生じるようになっている。

この装置でCF膜を形成するときには、成膜室4Bに設けられた載置台45に基板をなす半導体ウェハ(以下「ウェハ」という)10を載置すると共に、当該載置台45に高周波電源部46よりバイアス電圧を印加する。そして真空容器4内を排気管47を介して排気しながら、プラズマ室4Aにプラズマガス供給管4

8を介してプラズマガスであるArガスを導入すると共に、成膜室4Bに成膜ガス供給部49を介して成膜ガスを導入し、成膜ガスを前記電子サイクロトロン共鳴によりプラズマ化する。なお、この装置ではH<sub>2</sub>のプラズマを照射することもできる。その場合には、プラズマ室4A内にH<sub>2</sub>ガスとArガスとを導入して、H<sub>2</sub>ガスを前記電子サイクロトロン共鳴によりプラズマ化する。

次に、図6に示す装置は、H<sub>2</sub>のプラズマの照射を行うための平行平板型のプラズマ処理装置である。図6中、51は処理室、52は高周波電源部53に接続された下部電極をなす載置台、54は載置台52と対向するように設けられアースされた上部電極である。この装置は、載置台52上にウエハ10を載置し、載置台52と上部電極54との間に高周波電力を印加してプラズマを発生させるように構成されている。そして、この装置の処理室51において、排気管55を介して排気しながら、ガス導入管56を介してH<sub>2</sub>ガスとArガスを夫々所定の流量で供給してH<sub>2</sub>ガスをプラズマ化し、このプラズマをウエハ10に形成されたCF膜の表面に、例えば5秒程度照射する。

図7に示す装置は、Tiの成膜を行うための平行平板型のスパッタ装置である。図7中、61は処理室、62はアースされた下部電極をなす載置台、63は高周波電源部64に接続され下部電極62に対向するように設けられた上部電極、65は上部電極63の下面に設けられたTiのターゲットである。

この装置は、処理室61内を例えば300℃に加熱した状態で、載置台62と上部電極63との間に高周波電力を印加してプラズマを発生させるように構成されている。そして、この装置の処理室61において、排気管66を介して排気しながら、ガス導入管67を介してArガスを所定の流量で供給して当該Arガスをプラズマ化し、このプラズマによりターゲット65をスパッタする。これにより、載置台62上に載置されたウエハ10のCF膜上にTiが成膜される。

このようにして製造された半導体装置では、後述の実験結果から明らかなようにCuはCF膜へ拡散していかないので、Cuにより配線層38を形成しても、絶縁膜であるCF膜32a、32bへのCuの拡散が抑えられる。このため絶縁膜へのCuの拡散が原因となる素子のダメージが抑えられ、半導体装置の信頼性が高められて、半導体装置の品質が向上する。

また、絶縁膜であるCF膜32a, 32bへCuが拡散していかないことから、当該絶縁膜へのCuの拡散を防止するためのバリア層が不要となるか、又はバリア層を設ける場合でも極めて薄いもので足りることとなる。さらに、CF膜32a, 32bは、後述するように比誘電率が2.5と低いので、このCF膜32a, 32bを絶縁膜として用いることにより、微細化及び高速化に対応した半導体装置を得ることができる。

さらにまた本発明の半導体装置では、Cu配線層38とCF膜32a, 32bとの間に密着層を形成しているので、CF膜32a, 32bとCu配線層38との間の密着性が高くなり、CF膜32a, 32bからのCu配線層38の剥離を抑えることができる。ここで、CF膜に直接Cu等の金属層を形成した場合には、CF膜中のFと金属とが反応してCF膜と金属層の界面に金属のフッ化物が形成されてしまうおそれがある。そして、この金属のフッ化物は一般に昇華点や融点が高いので、後のプロセスで基板が前記昇華点や融点以上の温度に加熱された場合に前記金属のフッ化物の融解や昇華が起こって当該金属のフッ化物がCF膜から剥がれるおそれがある。

一方、本実施形態のようにCF膜32a, 32bとCu配線層38との間に密着層34, 37を形成すると、CF膜32a, 32bからTiC層34bが剥離してしまうことはない。これは、図4に示す密着層34を例に取れば、そのTi層34aとCF膜32a, 32bとの間の界面に形成されたTiC層34bは融点が3257℃と高いので、基板31が高温に加熱されるプロセスにおいても、TiCは気化あるいは融解が起こらず安定しているからである。CF膜32a, 32bからTiC層34bが剥離してしまうことはない。また、密着層34におけるTi層34aとCu配線層38やW層36とは、金属層同士なので剥離しにくい。この結果、CF膜32a, 32bとCu配線層38やW層36との間の剥離が抑えられ、信頼性の高い半導体装置を得ることができる。

また、TiC層34bの導電率は $61 \mu\Omega \cdot \text{cm}$ であるため、CF膜32a, 32bとCu配線層38やW層36との間にTiC層34bが存在しても、Cu配線層38とW層36とは電氣的に接合されている。このため、Cu配線層38やW層36を形成するときに、TiC層34bを剥がす必要はない。ここで、密

着層を形成するための金属としては、Ti 以外にWやMo（モリブデン）、Cr（クロム）、Co（コバルト）、Ta（タンタル）、Nb（ニオブ）、Zr（ジルコニウム）等を用いることができる。WやMoのフッ化物の融点は20℃以下、CrやCoのフッ化物の融点は100℃付近以下であるのに対し、それらの金属の炭素化合物の融点はおおよそ2000℃～4000℃であり、また同様にTa、Nb、Zrの炭素化合物の融点もかなり高いからである。

続いて、CF膜へのCuの拡散の有無を確認するために行った実験例について説明する。まず、この実験で用いたサンプルの構造を説明する。当該サンプルは図8aに示すように、シリコン基板上に5000オングストロームの厚さのCF膜と、500オングストロームの厚さのTi層と、2000オングストロームの厚さのCu層をこの順に成膜したものである（実施例1）。

ここで、CF膜とTi層とは次のように製造した。まず、図5に示すECRプラズマ装置において、Arガス、C<sub>4</sub>F<sub>8</sub>ガスおよびC<sub>2</sub>H<sub>4</sub>ガスを夫々150sccm、40sccmおよび30sccmの流量で導入するようにした。そして、マイクロ波電力（高周波電源部41）2.7kW、バイアス電力（高周波電源部46）1.5kWおよび基板温度400℃の下で、シリコン基板上にCF膜を形成した。

次いで、当該ECRプラズマ装置において、H<sub>2</sub>ガスとArガスとを夫々300sccmと30sccmの流量で導入して、CF膜の表面にH<sub>2</sub>のプラズマを5秒間照射した。このとき、マイクロ波電力は2700W、バイアス電力は0Wとした。この後、図7に示すスパッタ装置を用い、300℃の温度の下、Arガスを50sccmの流量で導入してCF膜の表面にTi層を成膜した。このとき高周波電源部64の電力は1200Wとした。

こうして得られたサンプル（実施例1）について、SIMS（Secondary Ion Mass Spectroscopy）によりCu、Ti、CF、Siの量の分析を行なった。また当該サンプルに対して425℃にて1時間アニール処理を行なった後についても、同様にSIMSにより分析を行なった。さらに比較実験として、図9（a）に示すように上記実施例1のサンプルのCF膜を同じ厚さのSiO<sub>2</sub>膜に代えたサンプル（比較例1）についても、同様の実験を行った。

この結果を、実施例1について図8bおよび図8cに、比較例1について図9bおよび図9cに夫々示す（図8bおよび9bは成膜後のSIMS分析結果、図8cおよび図9cはアニール処理後のSIMS分析結果を夫々示す）。これらの図中、グラフの横軸はサンプル中の深さ（単位a.u.）、縦軸はCu等のイオンの数（カウント数）を夫々示している。これらのグラフから分かるように、実施例1の場合にはアニール処理後ではCu層とTi層に相当する深さ（夫々、～約38a.u.、～約47a.u.）においてCuとTiとが存在するが、CF膜のSi基板側に相当する深さ（約94a.u.～）ではCとFのみが存在し、Cuが存在していないという分析結果が得られた。これによりCuとTiとの間では相互に拡散が起こるが、CuとCF膜との間では拡散は起こらず、結局CuはTi層へは拡散するもののCF膜へは拡散しないことが認められた。

一方、比較例1の場合には、成膜後ではCF層に相当する深さにおいてSiとOの量に比べてCuの量が少ないが、アニール処理後ではSi、O、Cu、Tiが混在する状態となるという分析結果が得られた。これにより、CuはTi層中に拡散し、さらにSiO<sub>2</sub>膜にまで拡散していくことが認められた。

また実施例1のサンプルについて、Cu層の上面にテープを貼って当該テープを剥がし、テープを剥がすときにCF膜とTi層との間で剥離が起こるかどうかを目視で確認したが、剥離が認められなかった。また実施例1のサンプルのCF膜の比誘電率を測定したところ2.5であり、4程度であるSiO<sub>2</sub>膜や2.7程度であるBCB膜よりも低いことが確認された。

続いて半導体装置の電気特性を確認するために行った実験例について説明する。先ず、実験で用いたサンプルの構造を説明する。当該サンプルは、図10に示すように、シリコン基板上に5000オングストロームの厚さのCF膜と、50オングストロームの厚さのTi層と、2000オングストロームの厚さのCu層と、200オングストロームの厚さのTiN層とをこの順に成膜したものである（実施例2）。

このサンプルにおけるシリコン基板とTiN層との間を、図10に示すように電氣的に接続した。そして、シリコン基板を275℃に加熱した状態で当該サンプルに1MV/cmの電圧を印加して、CF膜が短絡する（0.1A/cm<sup>2</sup>にな

る)までの時間(以下「MTTF」という)を測定した。ここで図10中、71は電力供給部、72は電流計を夫々示しており、シリコン基板と電力供給部71との間でアースに接続した。

また比較実験として、図10に示す上記実施例2のサンプルのCF膜を同じ厚さのSiO<sub>2</sub>膜に代えたサンプル(比較例2)についても同様の実験を行った。

ここでMTTFの長さは、絶縁膜であるCF膜やSiO<sub>2</sub>膜へのCuの拡散の程度に依存する。すなわち、MTTFが長ければ絶縁膜へのCuの拡散量が少なく、Cuの拡散防止性が高いということを意味する。なお、Cu層の上面にTiN層を形成したのは、Cu層の酸化を防止するためである。

そして、上記の実験の結果、実施例2のMTTFは1.92hr.であるのに対し、比較例2のMTTFは0.25hr.であることから、絶縁膜としてCF膜を用いた場合には、SiO<sub>2</sub>膜を用いた場合に比べてMTTFがかなり長くなることが確認された。従って、この実験からもCuはSiO<sub>2</sub>膜には拡散しやすいが、CF膜へはかなり拡散しにくいことが認められた。

また上述の実施例1と同様の組成のCF膜の結晶性を確認するためにX線回折を測定したところ、結晶質の存在を示すブラッグピーク(ブラッグ反射)を検出することはできず、当該CF膜は非晶質であることが確認された。ここで非晶質とは結晶子サイズが50~100オングストローム未満の微結晶をいう。このことから本発明の半導体装置では、絶縁膜であるCF膜が非晶質であって、50~100オングストローム未満の微結晶により形成されているため、Cuが通り抜けにくく、Cuの拡散防止性が高いと推察される。

本発明の半導体装置では、Cuの拡散防止性をより大きくするために、絶縁膜であるCF膜の膜密度を1.50g/cm<sup>3</sup>以上にすることが望ましい。本発明者らは、上述のECRプラズマ装置において基板31へ印加するバイアス電力を変えることによりCF膜の密度を高くするプロセスを検討している。その結果、バイアス電力の大きさと形成されるCF膜の密度との間には図11aに示す関係があり、バイアス電力が大きくなるとCF膜の緻密性が高くなることが認められた。

ここで成膜条件は、Arガス150sccm, C<sub>4</sub>F<sub>8</sub>ガス40sccm, C<sub>2</sub>H<sub>4</sub>ガス30sccm, マイクロ波電力2.7kWとした。そして、バイアス電力

## 13

を段階的に変化させ、夫々バイアス電力で得られたCF膜のMTTFを測定したところ、図11bに示す結果が得られ、バイアス電力を300w以上にした場合にはMTTFが1.63hr.以上に長くなることが認められた。また、図11aに示すように、バイアス電力が300wの時のCF膜の膜密度は約 $1.50\text{ g/cm}^3$ であった。

これらの結果により、CF膜の膜密度が $1.50\text{ g/cm}^3$ 以上の場合にはMTTFが長くなり、Cuの拡散防止性が高くなるので、このようなCF膜を絶縁膜として用いることは有効であることが理解される。このようにCF膜の膜密度が $1.50\text{ g/cm}^3$ 以上の場合にMTTFが長くなるのは、CF膜の膜密度が大きくなって膜が緻密になると、Cuが通り抜けにくくなり、Cuの拡散防止性が高くなるためと推察される。

また、本発明の半導体装置では、Cuの拡散防止性をより大きくするために、絶縁膜であるCF膜中の酸素( $\text{O}_2$ )量(濃度)を3原子%(atomic%)以下にすることが望ましい。本発明者らは、半導体装置の耐圧性を向上させるためにCF膜に $\text{O}_2$ を添加するプロセスを検討している。その結果、上述のECRプラズマ装置において成膜プロセス中に $\text{O}_2$ ガスを添加することによって、得られるCF膜中の $\text{O}_2$ 量を制御することができ、図12aに示すように、添加した $\text{O}_2$ ガス量が多いと形成されたCF膜中の $\text{O}_2$ 量が多くなることが認められた。

ここで成膜条件は、Arガス $150\text{ sccm}$ 、 $\text{C}_4\text{F}_8$ ガス $40\text{ sccm}$ 、 $\text{C}_2\text{H}_4$ ガス $30\text{ sccm}$ 、マイクロ波電力 $2.7\text{ kW}$ 、バイアス電力 $1.5\text{ kW}$ とし、 $\text{O}_2$ ガスは成膜ガス供給部49から導入した。そして、添加した $\text{O}_2$ ガスの量と得られたCF膜のMTTFとの関係を調べたところ、図12bに示す結果が得られ、 $\text{O}_2$ ガスの添加量が $3\text{ sccm}$ 以下の場合にはMTTFが $1.90\text{ hr.}$ 以上に長くなることが認められた。また、図12aに示すように、 $\text{O}_2$ ガスの添加量が $3\text{ sccm}$ の時のCF膜中の $\text{O}_2$ 量は約3原子%であった。

これらの結果により、CF膜中の $\text{O}_2$ 量が3原子%以下の場合にはMTTFが長くなり、Cuの拡散防止性がより高くなるので、このようなCF膜を絶縁膜として用いることは有効であることが理解される。

このようにCF膜中の $\text{O}_2$ 量が3原子%以下の場合にMTTFが長くなる理由

は次のように考えられる。すなわち、成膜プロセス中に $O_2$ を添加すると、炭素間の二重結合( $C=C$ )の一部が酸素により切断されるので電流が流れにくくなってMTTFが長くなる。しかし、CF膜中の $O_2$ 量が多くなり過ぎると、酸素がCuOを形成しようとしてCF膜中にCuを引き込んでしまい、結果としてCuがCF膜へ拡散しやすくなってしまうものと推察される。

さらに、本発明の半導体装置では、絶縁膜であるCF膜の硬度及び耐熱性を大きくする観点からは、当該CF膜中に窒素( $N_2$ )を添加することが有効であるが、Cuの拡散防止性の観点からは、CF膜中の $N_2$ 量(濃度)を3原子%以下に抑えることが望ましい。本発明者らは、CF膜の硬度及び耐熱性を向上させるためにCF膜に $N_2$ を添加するプロセスを検討している。その結果、上述のECRプラズマ装置において、成膜プロセス中に $N_2$ ガスを添加することにより、得られるCF膜中の $N_2$ 量を制御することができ、添加した $N_2$ ガス量が多いと形成されたCF膜中の $N_2$ 量が多くなることが認められた(図13a参照)。

ここで成膜条件は、Arガス150 s c c m,  $C_4F_8$ ガス40 s c c m,  $C_2H_4$ ガス30 s c c m, マイクロ波電力2.7 kW, バイアス電力1.5 kWとし、 $N_2$ ガスは成膜ガス供給部49から導入した。一方、添加した $N_2$ ガスの量と得られたCF膜のMTTFとの関係を調べたところ、図13bに示す結果が得られ、 $N_2$ ガスの添加量が2 s c c m以下の場合にはMTTFが1.55 h r.以上に長くなることが認められた。また、図13aに示すように、 $N_2$ ガスの添加量が2 s c c mの時のCF膜中の $N_2$ 量は約3原子%であった。

これらの結果により、CF膜中の $N_2$ 量が3原子%以下の場合にはMTTFが長く、Cuの拡散防止性が高いことが理解される。また、CF膜中の $N_2$ 量が0原子%の場合には耐熱温度が450℃程度であるのに対して、 $N_2$ 量が3原子%の場合には耐熱温度が590℃程度であった。さらに、CF膜中の $N_2$ 量が0原子%の場合には硬度が2.0 GPa程度であるのに対して、 $N_2$ 量が3原子%の場合には硬度が2.8 GPa程度であった。(この硬度の定義は、Journal of materials Research, vol.7, Number 6, 1992 に従った。)このことから、 $N_2$ を添加することによって耐熱性や硬度が大きいCN膜が一部に形成され、全体として絶縁膜の耐熱性や硬度を大きくすることができ、このような絶縁膜を用いること



は有効であることが認められた。

ここで、CF膜中の $N_2$ 量が3原子%以下の場合にMTTFが長くなるのは、 $C=C$ 結合がNで切れ $-C-N$ となるので電流が流れにくくなるためと考えられる。また、CF膜中の $N_2$ 量が多くなり過ぎるとMTTFが短くなるのは、過剰な $N_2$ 添加で $-C-C-$ のネットワークのかんりの部分の結合が阻害され、Cのダングリングボンド（未結合部）が増加することで、 $Cu-C$ というようにダングリングボンドがCuを寄せつけるので、CuがCF膜へ拡散しやすくなるためと推察される。なお、CN膜はCF膜よりも比誘電率が高く、CN膜の量が多くなると絶縁膜全体の比誘電率も高くなってしまいうので、この点からもCF膜中の $N_2$ の量は3原子%以下であることが望ましい。

さらに、本発明の半導体装置では、Cuの拡散防止性を向上させるために、絶縁膜であるCF膜中のホウ素（B）量（濃度）を $10^{-3}$ 原子%以上1原子%以下にすることが望ましい。本発明者らは、半導体装置の耐圧性を向上させるためにCF膜にBを添加するプロセスを検討している。その結果、上述のECRプラズマ装置において、成膜プロセス中に $BF_3$ ガスを添加することにより、得られるCF膜中のB量を制御することができ、図14aに示すように、添加した $BF_3$ ガス量が多いと形成されたCF膜中のB量が多くなることが認められた。

ここで成膜条件は、Arガス150 s c c m,  $C_4F_8$ ガス40 s c c m,  $C_2H_4$ ガス30 s c c m, マイクロ波電力2.7 kW, バイアス電力1.5 kWとし、 $BF_3$ ガスは成膜ガス供給部49から導入した。そして、 $BF_3$ ガスの添加量と得られたCF膜のMTTFとの関係を調べたところ、図14bに示す結果が得られ、 $BF_3$ ガスの添加量が10 s c c m以下の場合、特に $BF_3$ ガスの添加量が0.2 s c c m以上10 s c c m以下の場合にMTTFが長くなることが認められた。また、図14aに示すように、 $N_2$ ガスの添加量が10 s c c mの時のCF膜中のB量は1原子%、同じく0.2 s c c mの時のB量は $10^{-3}$ 原子%であった。

これらの結果によりCF膜中のB量が1原子%以下の場合、特に $10^{-3}$ 原子%以上1原子%以下の場合にはMTTFが2.35 h r. 以上に長くなり、Cuの拡散防止性がより高くなるので、このような絶縁膜を用いることは有効であることが理解される。

このように、CF膜中のB量が1原子%以下の場合にMTTFが長くなる理由は次のように考えられる。つまり、CF膜中にダングリングボンドを持ったCが存在すると、このダングリングボンドによりCuが電氣的に引き込まれやすく、結果としてCuがCF膜に拡散されやすくなる。そこで、CF膜中にBを添加すると、ダングリングボンドを持ったCがBと結合してダングリングボンドの量が減少し、この結果Cuが拡散しにくくなってMTTFが長くなる。一方、CF膜中のB量が多くなり過ぎるとリーク電流が多くなるので、CF膜が導電性になってMTTFが短くなってしまうものと推察される。

また、このようにBが添加されたCF膜についてSIMSによりC、F、Si、B、Oの量の分析を行なった。この実験で用いたサンプルは、シリコン基板上に5000オングストロームの厚さのCF膜を成膜したものであり、CF膜はBF<sub>3</sub>ガスを1sccmの流量で添加したもの（実施例3）と5sccmの流量で添加したもの（実施例4）とした。なお、CF膜の成膜条件は、Arガス150sccm、C<sub>4</sub>F<sub>8</sub>ガス40sccm、C<sub>2</sub>H<sub>4</sub>ガス30sccm、マイクロ波電力2.7kW、バイアス電力1.5kWとした。

この結果を、実施例3について図15aに、実施例4について図15bに夫々示す。これらの図中、横軸はサンプルの深さ（単位μm）、縦軸はCu等のイオンの数（カウント数）を夫々示している。この結果により、実施例3よりも実施例4の方がCF膜中のBの量が多く、CB結合が多く形成されていることが認められ、これによって実施例4の方がMTTFが長くなることが理解された。

以上において、本発明の半導体装置は図16のように構成してもよい。この装置では、図16中、81~84はCF膜からなる層間絶縁膜、85、86はCu配線層であって、Cu配線層85、86の間を接続する接続線もCu層87、88により形成されている。なお図16中、89はCF膜81~84とCu配線層85~88との間等に形成された密着層である。また本発明の半導体装置ではCF膜とCu配線層を密着させる手法があれば、密着層は設けなくてもよい。

さらに、本発明の半導体装置の製造方法では、上述のH<sub>2</sub>のプラズマ照射は、例えば図5に示すECRプラズマ装置等で行うようにしてもよい。また、Ti層はCVD（Chemical Vapor Deposition）等により成膜してもよい。この場合、

成膜ガスとしてTiCl<sub>4</sub>ガスとH<sub>2</sub>ガスとを用いることにより、TiCl<sub>4</sub>+H<sub>2</sub>  
→Ti+HClの化学反応によりCF膜の表面にTi層が形成される。

## 請求の範囲

1. 基板と、  
この基板上に形成されたフッ素添加カーボン膜からなる絶縁膜と、  
この絶縁膜の上に形成された銅からなる配線層と  
を備えたことを特徴とする半導体装置。
2. 基板と、  
この基板上に形成されたフッ素添加カーボン膜からなる絶縁膜と、  
この絶縁膜の上に形成された銅からなる配線層と、  
前記配線層が絶縁膜から剥離するのを防止するために絶縁膜と配線層との間に  
形成された密着層と  
を備えたことを特徴とする半導体装置。
3. 前記密着層は、金属層と、炭素および前記金属を含む化合物の層とを含むことを特徴とする請求項2記載の半導体装置。
4. 前記金属層はチタン層であることを特徴とする請求項3記載の半導体装置。
5. 前記絶縁膜は非晶質であることを特徴とする請求項1乃至4のいずれかに記載の半導体装置。
6. 前記絶縁膜は、膜密度が $1.50 \text{ g/cm}^3$ 以上であることを特徴とする請求項1乃至4のいずれかに記載の半導体装置。
7. 前記絶縁膜は、膜中に含まれる酸素の濃度が3原子%以下であることを特徴とする請求項1乃至4のいずれかに記載の半導体装置。
8. 前記絶縁膜は、膜中に含まれる窒素の濃度が3原子%以下であることを特徴とする請求項1乃至4のいずれかに記載の半導体装置。
9. 前記絶縁膜は、膜中に含まれるホウ素の濃度が $10^{-3}$ 原子%以上1原子%以下であることを特徴とする請求項1乃至4のいずれかに記載の半導体装置。

1/15

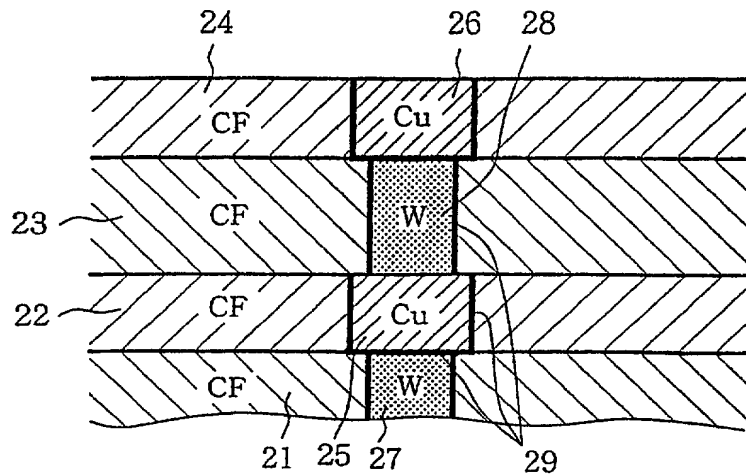


FIG. 1a

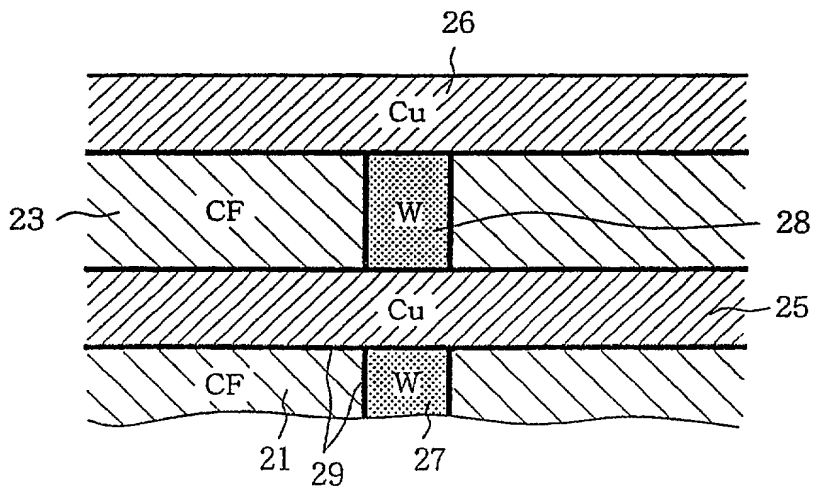


FIG. 1b

2/15

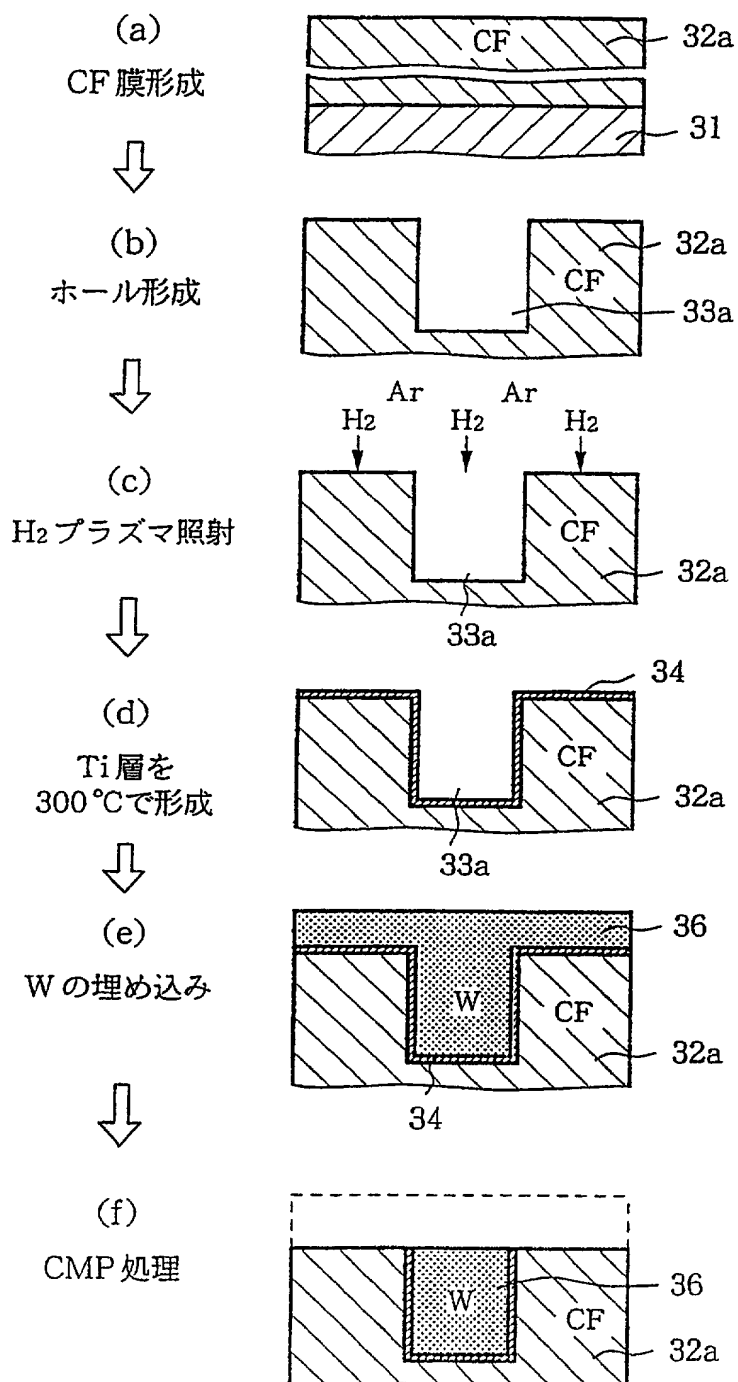


FIG. 2

3/15

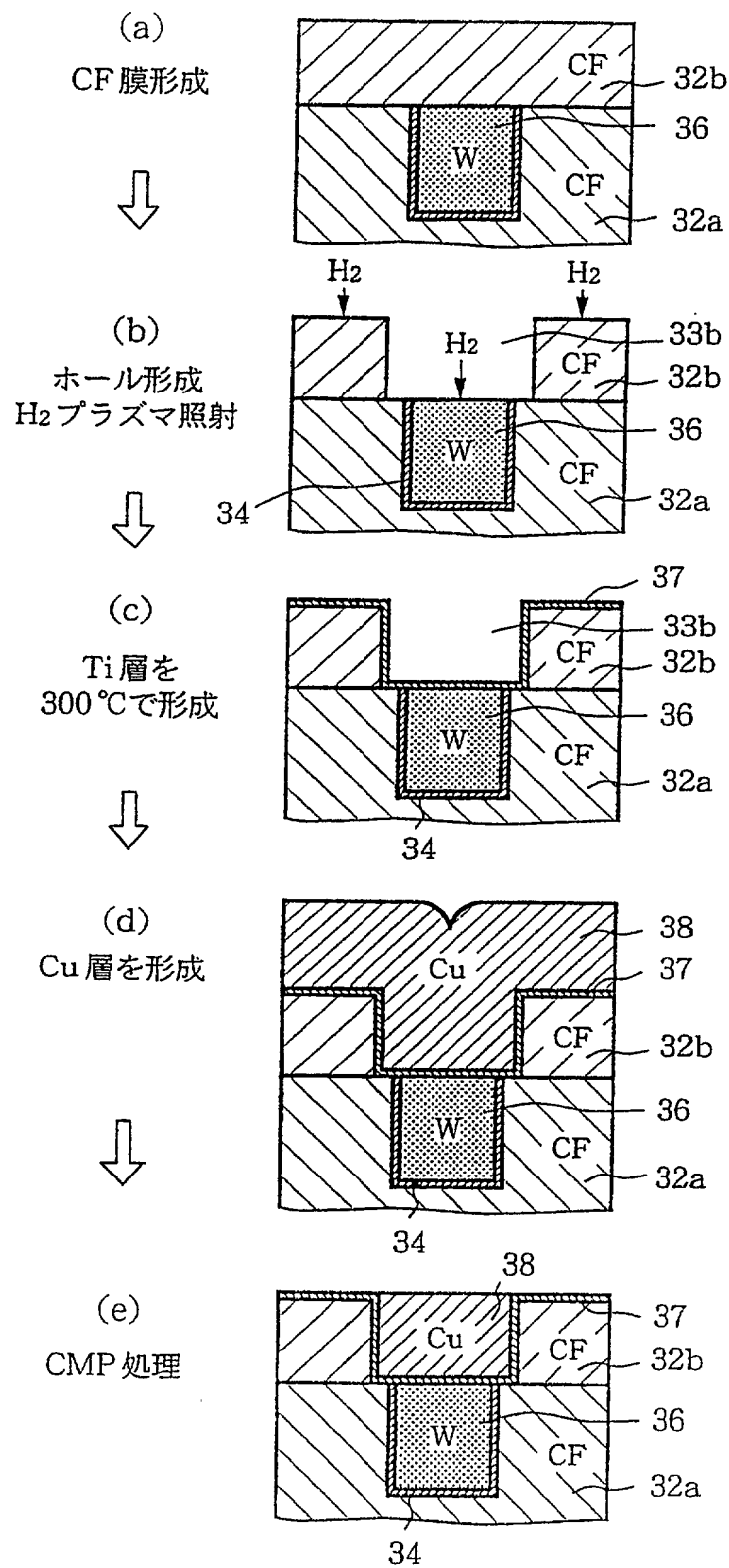


FIG. 3

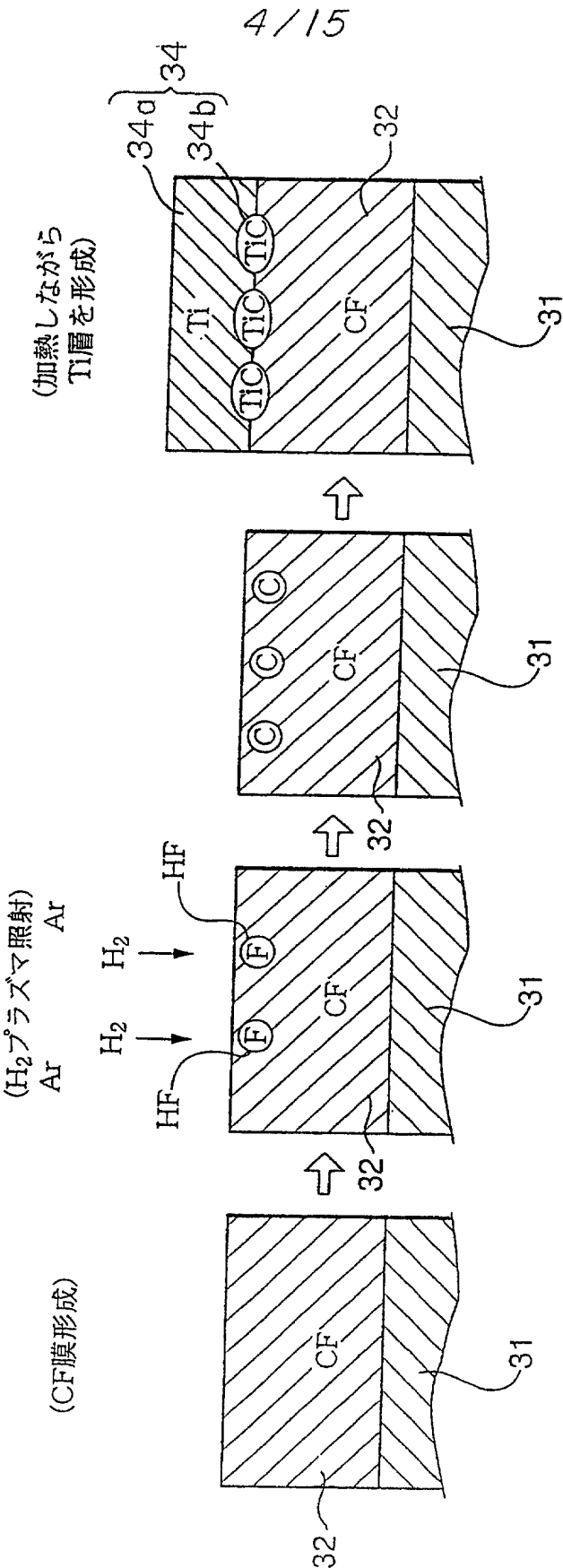


FIG. 4



5/15

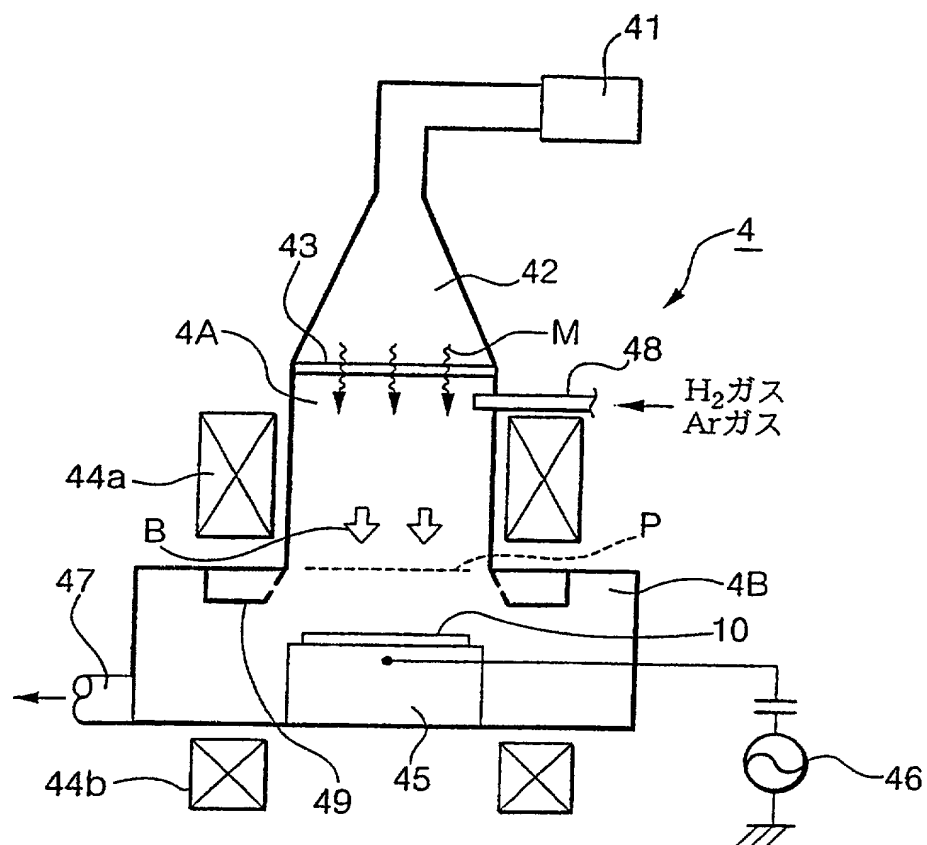


FIG. 5

6/15

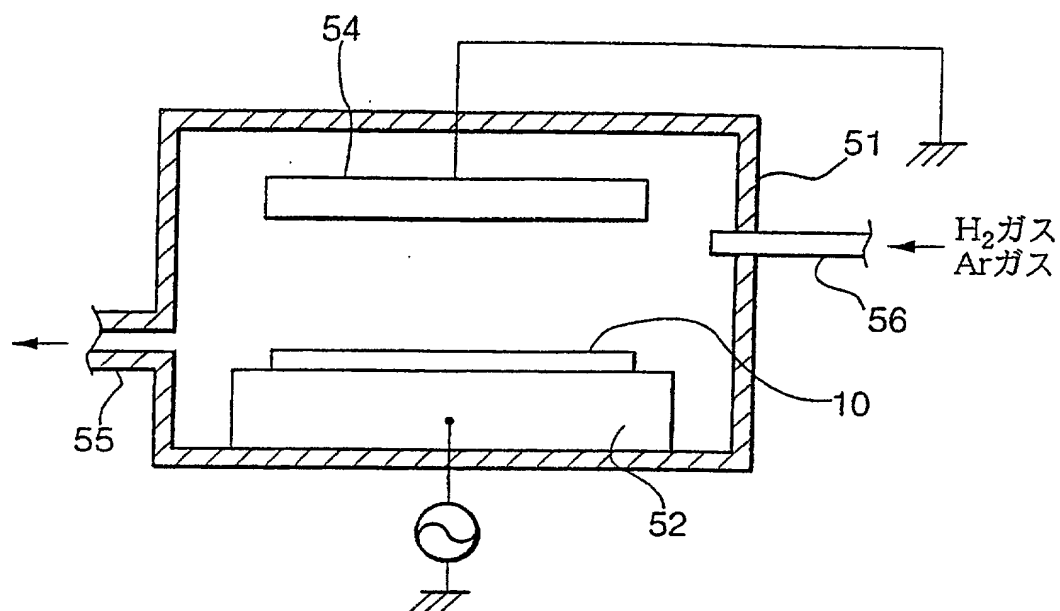


FIG. 6

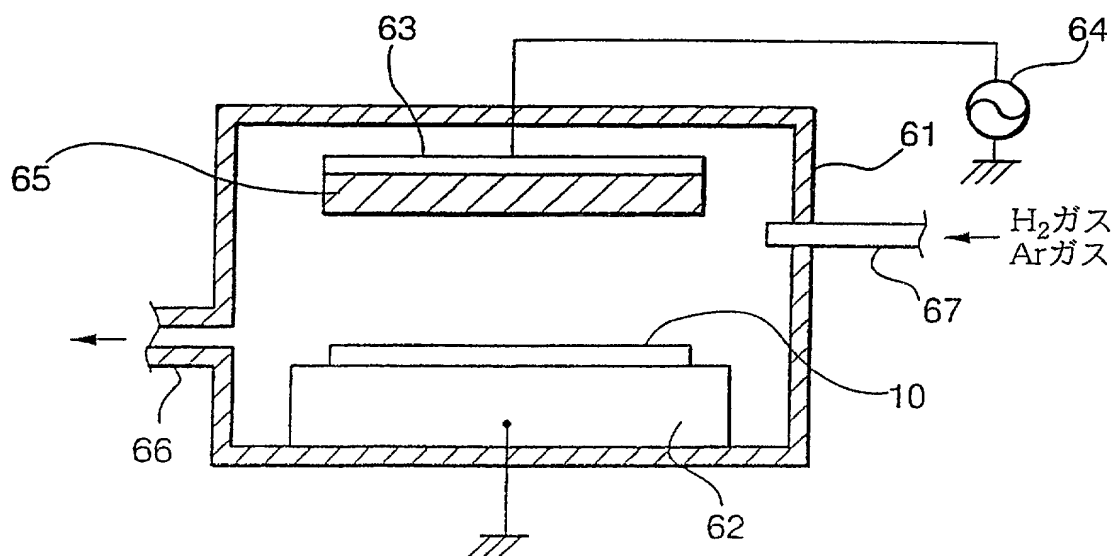


FIG. 7

7/15

Cu	2000 Å
Ti	500 Å
CF	5000 Å
Si	

FIG. 8a

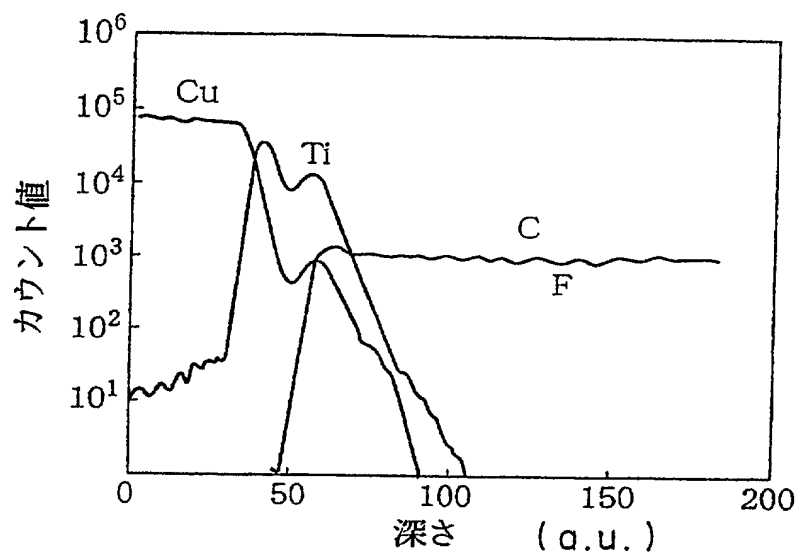


FIG. 8b

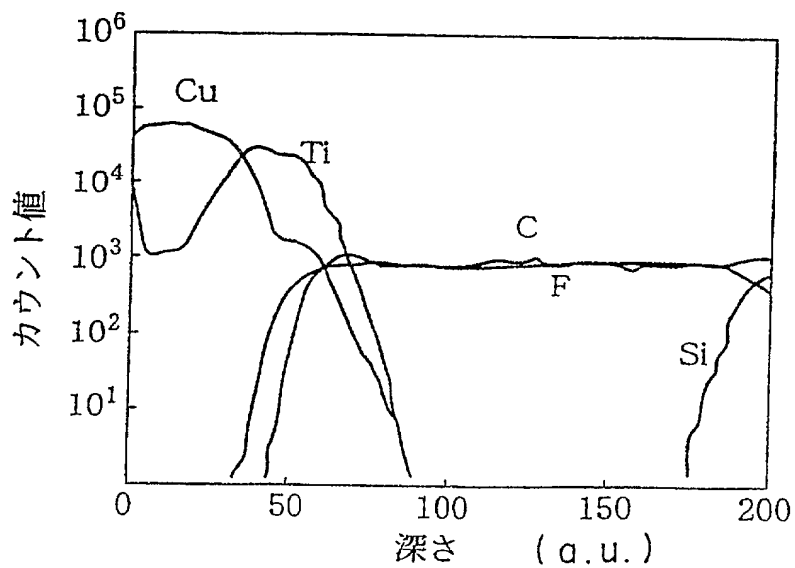


FIG. 8c

8/15

Cu	2000Å
Ti	500Å
SiO <sub>2</sub>	5000Å
Si	

FIG. 9a

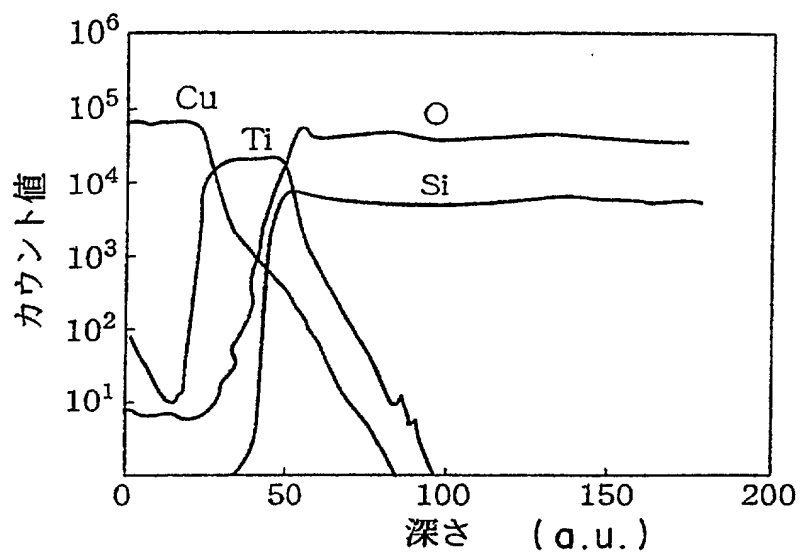


FIG. 9b

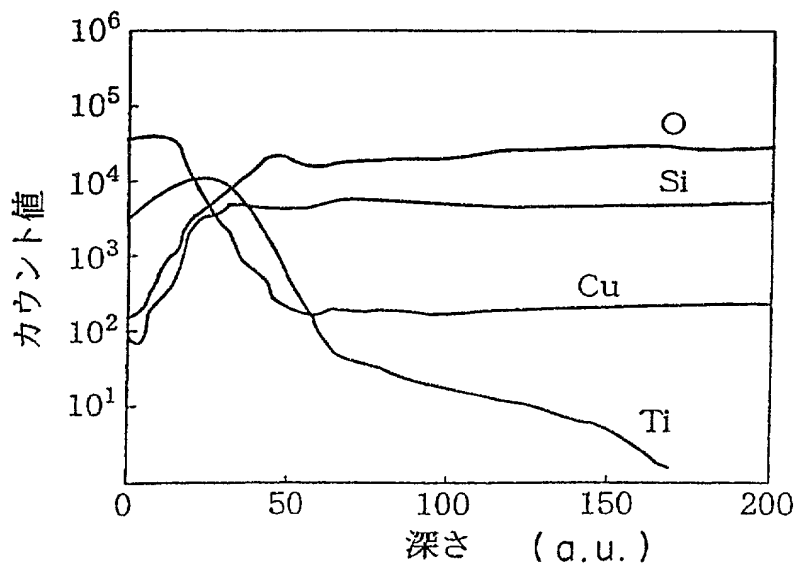


FIG. 9c

9/15

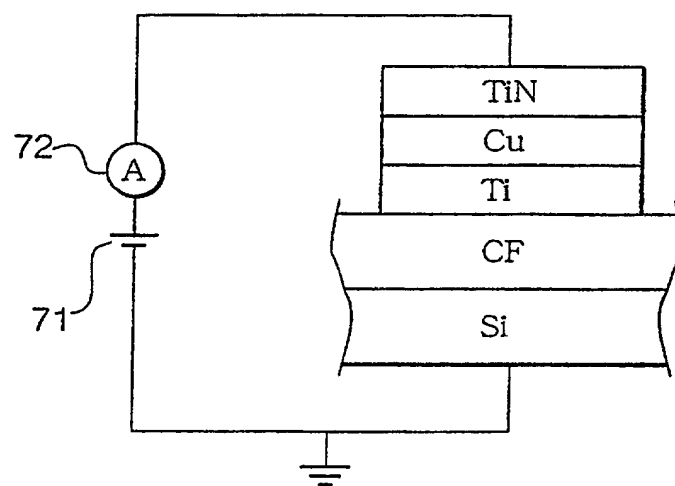


FIG. 10

10/15

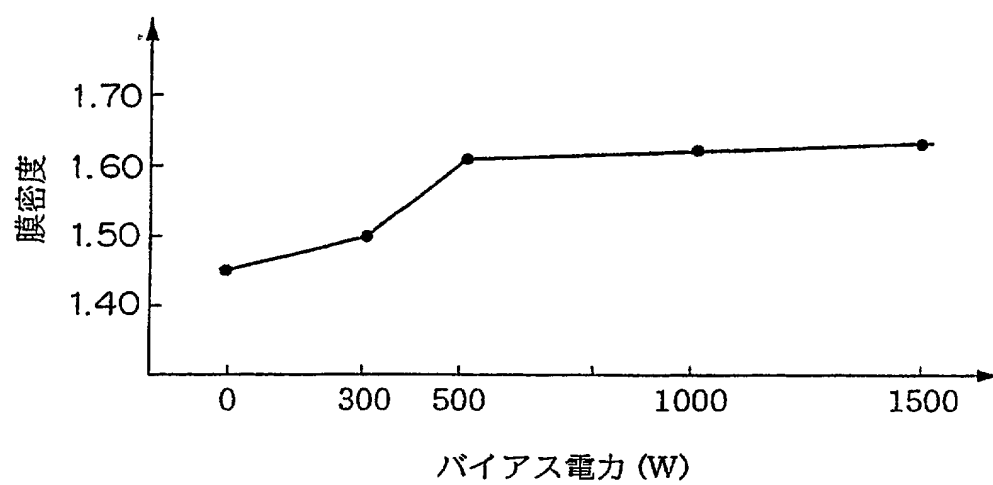


FIG. 11a

バイアス電力 (W)	0	300	500	1000	1500
MTTF (hr)	0.98	1.63	1.65	1.80	1.92

FIG. 11b

11/15

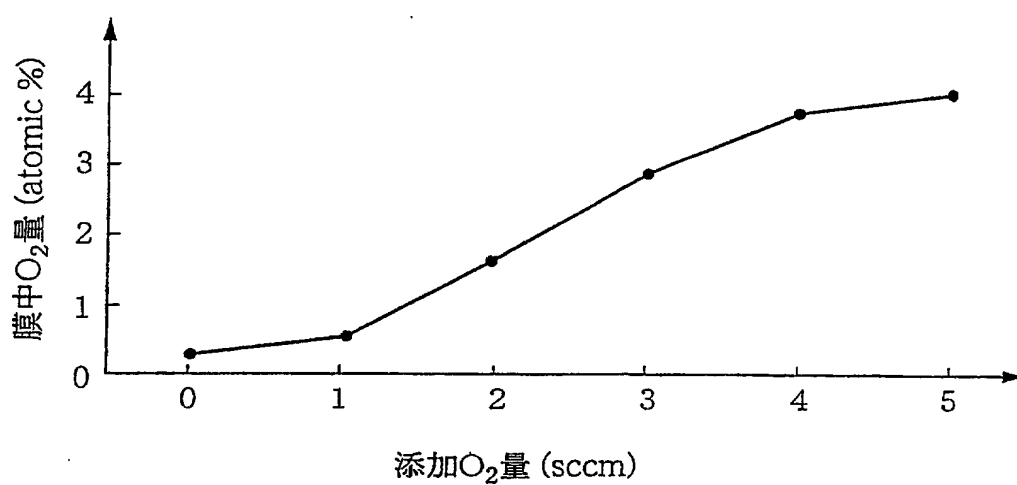


FIG. 12a

添加O <sub>2</sub> 量 (sccm)	0	1	2	3	4	5
MTTF (hr)	1.92	2.13	2.11	1.90	0.84	0.65

FIG. 12b

12/15

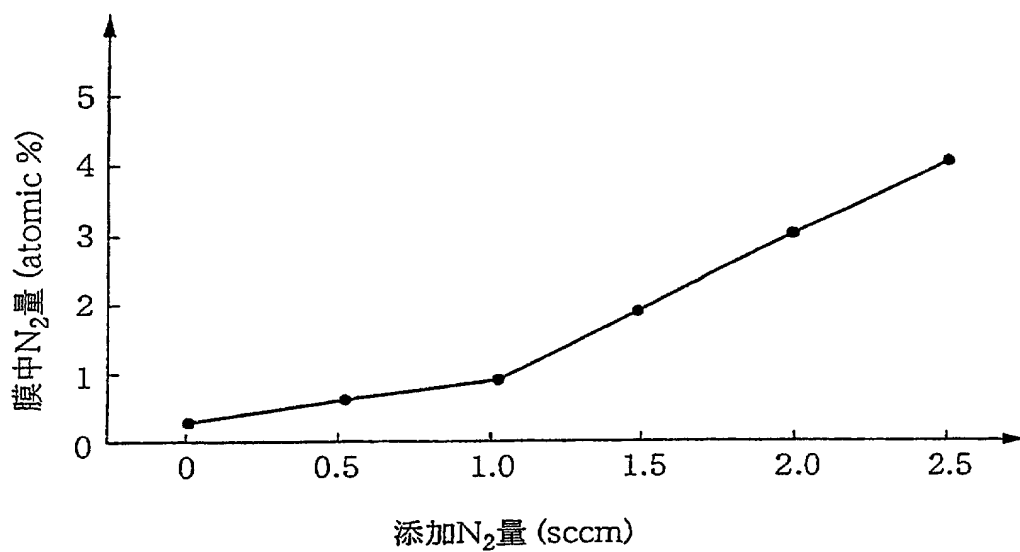


FIG. 13a

添加N <sub>2</sub> 量 (sccm)	0	0.5	1.0	1.5	2.0	2.5
MTTF (hr)	1.92	1.81	1.70	1.65	1.55	0.78

FIG. 13b



13/15

添加BF <sub>3</sub> 量 (sccm)	膜中B量
0.1	$5 \times 10^{-4}$ atomic %
0.2	$10^{-3}$ atomic %
1	0.01 atomic %
5	0.1 atomic %
10	1 atomic %
20	2 atomic %

FIG. 14 a

添加BF <sub>3</sub> 量(sccm)	0.1	0.2	1	5	10	20
MTTF (hr)	1.98	2.35	2.65	2.68	2.76	0.75

FIG. 14 b

14/15

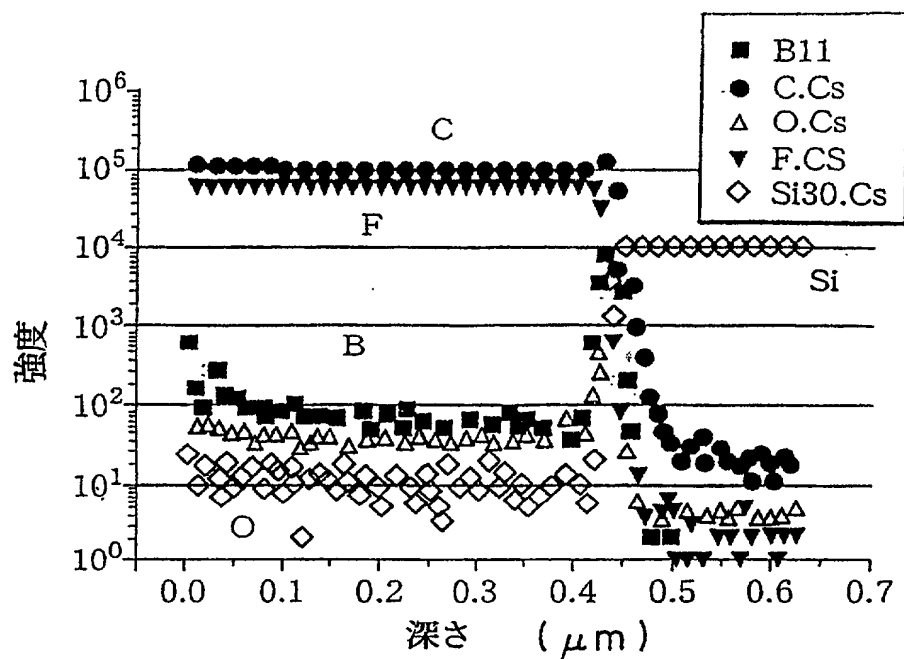


FIG. 15a

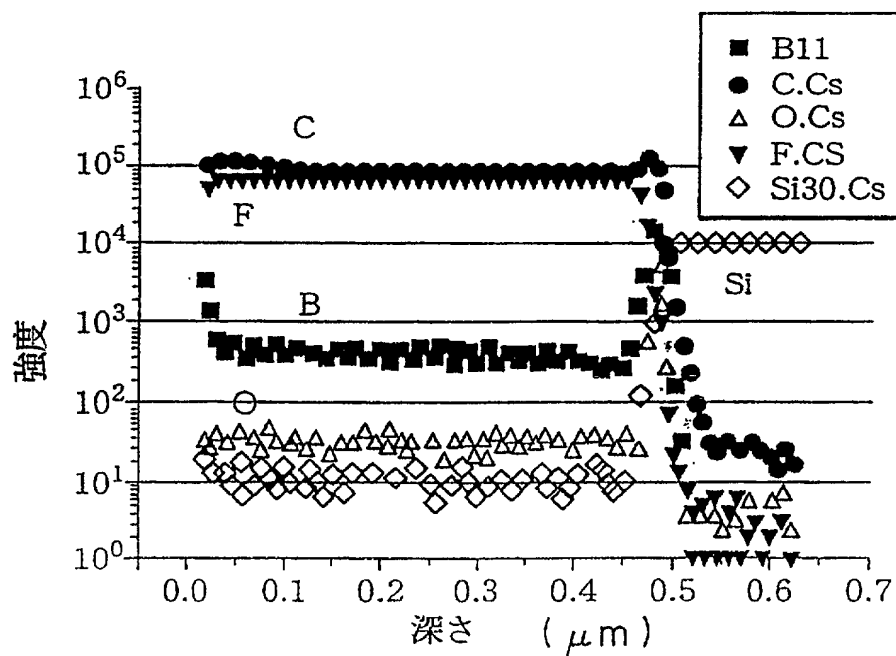


FIG. 15b

15/15

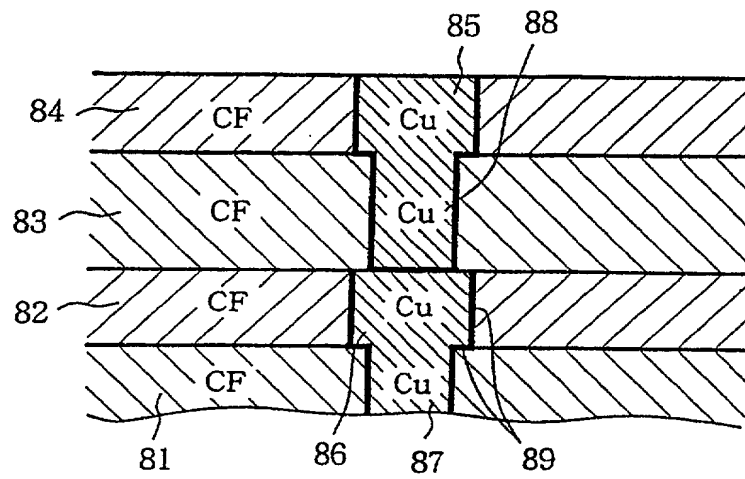


FIG. 16

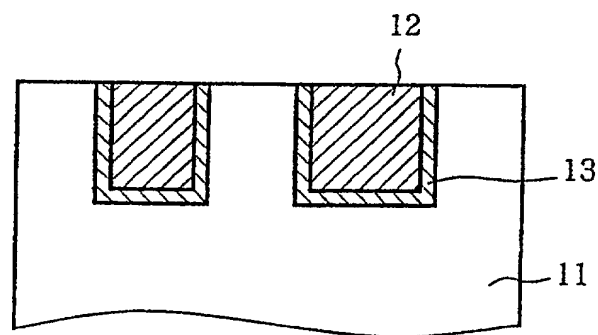


FIG. 17

Attorney's Ref. No.:**Declaration and Power of Attorney For Patent Application**

特許出願宣言書及び委任状

**Japanese Language Declaration**

日本語宣言書

私は、以下に記名された発明者として、ここに下記の通り宣言する:

私の住所、郵便の宛先そして国籍は、私の氏名の後に記載された通りである。

下記の名称の発明について特許請求範囲に記載され、且つ特許が求められている発明主題に関して、私が最初、最先且つ唯一の発明者である（唯一の氏名が記載されている場合）か、或いは最初、最先且つ共同発明者である（複数の氏名が記載されている場合）と信じている。

**半導体装置**

上記発明の明細書はここに添付されているが、下記の欄がチェックされている場合は、この限りでない:

☐ \_\_\_\_\_に提出され、米国出願番号または  
特許協定条約 国際出願番号を \_\_\_\_\_ とし、  
(該当する場合) \_\_\_\_\_ に訂正されました。

私は、上記の補正書によって補正された、特許請求範囲を含む上記明細書を検討し、且つ内容を理解していることをここに表明する。

私は、連邦規則法典第37編規則1.56に定義されている、特許性について重要な情報を開示する義務があることを認める。

As a below named inventor, I hereby declare that:

My residence, post office address and citizenship are as stated next to my name.

I believe I am the original, first and sole inventor (if only one name is listed below) or an original, first and joint inventor (if plural names are listed below) of the subject matter which is claimed and for which a patent is sought on the invention entitled

**SEMICONDUCTOR DEVICE**

the specification of which is attached hereto unless the following box is checked:

☒ was filed on May 6, 1999  
as United States Application Number or  
PCT International Application Number  
PCT/JP99/02363 and was amended on  
December 7, 1999 and May 12, 2000 (if applicable).

I hereby state that I have reviewed and understand the contents of the above identified specification, including the claims, as amended by any amendment referred to above.

I acknowledge the duty to disclose information which is material to patentability as defined in Title 37, Code of Federal Regulations, Section 1.56.

**Burden Hour Statement:** This form is estimated to take 0.4 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner of Patents and Trademarks, Washington, DC 20231

Under the Paperwork Reduction Act of 1995, no persons are required to respond to collection of information unless it displays a valid OMB control number.

**Japanese Language Declaration**  
(日本語宣言書)

私は、ここに、以下に記載した外国での特許出願または発明者証の出願、或いは米国以外の少なくとも一国を指定している米国法典第35編第365条(a)によるPCT国際出願について、同第119条(a)-(d)項又は第365条(b)項に基づいて優先権を主張するとともに、優先権を主張する本出願の出願日よりも前の出願日を有する外国での特許出願または発明者証の出願、或いはPCT国際出願については、いかなる出願も、下記の枠内をチェックすることにより示した。

I hereby claim foreign priority under Title 35, United States Code, Section 119 (a)-(d) or 365(b) of any foreign application(s) for patent or inventor's certificate, or 365(a) of any PCT International application which designated at least one country other than the United States, listed below and have also identified below, by checking the box, any foreign application for patent or inventor's certificate, or PCT International application having a filing date before that of the application on which priority is claimed.

**Prior Foreign Application(s)**

外国での先行出願

**Priority Not Claimed**

優先権主張なし

1998-140584

(Number)

(番号)

Japan

(Country)

(国名)

7/May/1998

(Day/Month/Year Filed)

(出願年月日)

Japan

(Country)

(国名)

(Number)

(番号)

(Day/Month/Year Filed)

(出願年月日)



私は、ここに、下記のいかなる米国仮特許出願についても、その米国法典第35編第119条(e)項の利益を主張する。

I hereby claim the benefit under Title 35, United States Code, Section 119 (e) of any United States provisional application(s) listed below.

(Application No.)

(出願番号)

(Filing Date)

(出願日)

(Application No.)

(出願番号)

(Filing Date)

(出願日)

私は、ここに、下記のいかなる米国出願についても、その米国法典第35編第120条に基づく利益を主張し、又米国を指定するいかなるPCT国際出願についても、その同第365条(c)に基づく利益を主張する。また、本出願の各特許請求の範囲の主題が米国法典第35編第112条第1段に規定された態様で、先行する米国特許出願又はPCT国際出願に開示されていない場合には、その先行出願の出願日と本国内出願日またはPCT国際出願日との間の期間中に入手された情報で、連邦規則法典第37編規則1.56に定義された特許性に関わる重要な情報について開示義務があることを承認する。

I hereby claim the benefit under Title 35, United States Code, Section 120 of any United States application(s), or 365 (c) of any PCT International application designating the United States, listed below and, insofar as the subject matter of each of the claims of this application is not disclosed in the prior United States or PCT International application in the manner provided by the first paragraph of Title 35, United States Code, Section 112, I acknowledge the duty to disclose information which is material to patentability as defined in Title 37, Code of Federal Regulations, Section 1.56 which became available between the filing date of the prior application and the national or PCT International filing date of application:

PCT/JP99/02363

(Application No.)

(出願番号)

May 6, 1999

(Filing Date)

(出願日)

Pending

(Status: Patented, Pending, Abandoned)

(現況: 特許許可済、係属中、放棄済)

(Application No.)

(出願番号)

(Filing Date)

(出願日)

(Status: Patented, Pending, Abandoned)

(現況: 特許許可済、係属中、放棄済)

私は、ここに表明された私自身の知識に係る陳述が真実であり、且つ情報と信ずることに基づく陳述が、真実であると信じられることを宣言し、さらに、故意に虚偽の陳述などを行った場合は、米国法典第18編第1001条に基づき、罰金または拘禁、若しくはその両方により処罰され、またそのような故意による虚偽の陳述は、本出願またはそれに対して発行されるいかなる特許も、その有効性に問題が生ずることを理解した上で陳述が行われたことを、ここに宣言する。

I hereby declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Under the Paperwork Reduction Act of 1995, no persons are required to respond to collection of information unless it displays a valid OMB control number.

## Japanese Language Declaration (日本語宣言書)

委任状： 私は本出願を審査する手続を行い、且つ米国特許商標庁との全ての業務を遂行するために、記名された発明者として、下記の弁護士及び／または弁理士を任命する。(氏名及び登録番号を記載すること)

Douglas B. Henderson, Reg. 20,291; Ford F. Farabow, Jr., Reg. 20,630; Arthur S. Garrett, Reg. 20,338; Donald R. Dunner, Reg. 19,073; Brian G. Brunsvold, Reg. 22,593; Tipton D. Jennings, IV, Reg. 20,645; Jerry D. Voight, Reg. 23,020; Laurence R. Hefter, Reg. 20,827; Kenneth E. Payne, Reg. 23,098; Herbert H. Mintz, Reg. 26,691; C. Larry O'Rourke, Reg. 26,014; Albert J. Santorelli, Reg. 22,610; Michael C. Elmer, Reg. 25,857; Richard H. Smith, Reg. 20,609; Stephen L. Peterson, Reg. 26,325; John M. Romary, Reg. 26,331; Bruce C. Zotter, Reg. 27,680; Dennis P. O'Reilly, Reg. 27,932; Allen M. Sokal, Reg. 26,695; Robert D. Bajefsky, Reg. 25,387; Richard L. Stroup, Reg. 28,478; David W. Hill, Reg. 28,220; Thomas L. Irving, Reg. 28,619; Charles E. Lipsey, Reg. 28,165; Thomas W. Winland, Reg. 27,605; Basil J. Lewris, Reg. 28,818; Martin I. Fuchs, Reg. 28,508; E. Robert Yoches, Reg. 30,120; Barry W. Graham, Reg. 29,924; Susan Habeman Griffen, Reg. 30,907; Richard B. Racine, Reg. 30,415; Thomas H. Jenkins, Reg. 30,857;

POWER OF ATTORNEY: As a named inventor, I hereby appoint the following attorney(s) and/or agent(s) to prosecute this application and transact all business in the Patent and Trademark Office connected therewith. (list name and registration number)

Robert E. Converse, Jr., Reg. 27,432; Clair X. Mullen, Jr., Reg. 20,348; Christopher P. Foley, Reg. 31,354; John C. Paul, Reg. 30,413; Roger D. Taylor, Reg. 28,992; David M. Kelly, Reg. 30,953; Kenneth J. Meyers, Reg. 25,146; Carol P. Einaudi, Reg. 32,220; Walter Y. Boyd, Jr., 31,738; Steven M. Anzalone, Reg. 32,095; Jean B. Fordis, Reg. 32,984; Barbara C. Mccurdy, Reg. 32,120; James K. Hammond, Reg. 31,964; Richard V. Burgujian, Reg. 31,744; J. Michael Jakes, Reg. 32,824; Dirk D. Thomas, Reg. 32,600; Thomas W. Banks, Reg. 32,719; Christopher P. Isaac, Reg. 32,616; Bryan C. Diner, Reg. 32,409; M. Paul Barker, Reg. 32,013; Andrew Chanhon Sonu, Reg. 33, 457; David S. Forman, Reg. 33,694; Vincent P. Kovalick, Reg. 32,867; James W. Edmondson, Reg. 33,871; Michael R. McGurk, Reg. 32,045; Joann M. Neth, Reg. 33,751; Cheri M. Taylor, Reg. 33,216; Charles E. Van Horn, Reg. 40,266; Linda A. Wadler, Reg. 33,218; Jeffrey A. Berkowitz, Reg. 36,743; Michael R. Kelly, Reg. 33,921; James B. monroe, Reg. 33,971

書類送付先:

Send Correspondence to:

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER, L.L.P.  
1300 I Street, N. W. Washington, D.C.  
20005-3315 U. S. A.

直接電話連絡先: (名前及び電話番号)

Direct Telephone Calls to: (name and telephone number)

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER, L.L.P.  
(202) 408-4000

唯一または第一発明者名

Full name of sole or first inventor

赤堀孝

Takashi AKAHORI

発明者の署名

日付

Inventor's signature

Date

Takashi Akahori September 1, 2000

住所

Residence

日本国, \_\_\_\_\_

Hachioji-Shi, Tokyo-To, Japan

国籍

Citizenship

日本

Japan

私書箱

Post Office Address

401, Bears Palace, 37-5, Matsuki, Hachioji-Shi, Tokyo-To, Japan

第二共同発明者

Full name of second joint inventor, if any

第二共同発明者の署名

日付

Second inventor's signature

Date

住所

Residence

日本国, \_\_\_\_\_

, Japan

国籍

Citizenship

日本

Japan

私書箱

Post Office Address

(第三以降の共同発明者についても同様に記載し、署名をすること)

(Supply similar information and signature for third and subsequent joint inventors.)